

Japan Patent Office
Utility Model Laying-Open Gazette

Utility Model Laying-Open No.	4-29277
Date of Laying-Open:	March 9, 1992
International Class(es):	H04N 5/44

Title of the Invention:	Video Processing Circuit
Utility Model Appln. No.	2-69791
Filing Date:	June 30, 1990
Inventor(s):	Akira AOIKE
Applicant(s):	Sanyo Co., Ltd (transliterated, therefore the spelling might be incorrect)

[Partial English Translation]

[Embodiment]

An embodiment will now be described referring to Figs. 1 to 3.

A construction shown in Fig. 1 is different from a conventional construction having a preamplifier in that, a preamplifier (3) of Fig. 2 is provided at a stage prior to an SAW filter (4) in place of a preamplifier (3)' having a constant gain shown in Fig. 4.

The preamplifier (3) is formed with a dual gate MOS type FET for amplification (Q2), in which an output signal from a tuner (2) is applied to a first gate (g1) for signal input via a capacitor for coupling (C4), and an IF

AGC voltage of an AGC filter (10) is applied to a second gate (g2) for gain control via a coupling resistance (R6) as voltage application means.

In Fig. 2, resistances (R7), (R8), (R9), (R10) are resistances for biasing, a resistance (R11) is a resistance for filtering, capacitors (C5), (C6) are capacitors for filtering, and a capacitor (C7) is a capacitor for coupling which is connected to the SAW filter (4).

A gain of the FET (Q2) varies according to antenna input electric field intensity of the tuner (2) based on the IF AGC voltage of the second gate (g2).

That is, when the antenna input electric field intensity is higher than a delay point of RF AGC, the gain of the FET (Q2) becomes relatively small and substantially constant based on a mild variation in the IF AGC voltage.

When the antenna input electric field intensity is as low as that of a weak electric field or less, on the other hand, the gain of the FET (Q2) increases in contrast to the electric field intensity based on an abrupt variation in the IF AGC voltage.

Then, a VIF signal of the tuner (2) is simply amplified without changing a frequency characteristic with the simple and inexpensive preamplifier (3) using the FET (Q2), and the resulting signal is supplied to a VIF circuit (6) via the SAW filter (4).

In this situation, the VIF signal of at most the weak electric field is sufficiently amplified with the preamplifier (3) based on the variable gain of the FET (Q2).

In addition, since a noise generated in the preamplifier (3) is removed with the SAW filter (4), the VIF signal supplied to the VIF circuit (6) is adjusted to a sufficient level without deterioration of S/N.

Therefore, in a situation of at most the weak electric field, the VIF signal of a sufficient level is supplied to a video detection circuit (7) with a degree of amplification of the VIF circuit (6) lower than that in a situation of providing of the preamplifier (3)'.

In addition, since a noise of the VIF signal supplied to the video detection circuit (7) is decreased, S/N of a video detection signal is increased and noise limitation sensitivity is increased.

公開実用平成 4-29277

⑩ 日本国特許庁(JP)

⑪ 実用新案出願公開

⑫ 公開実用新案公報(U)

平4-29277

⑬ Int. Cl. *

識別記号

庁内整理番号

⑭ 公開 平成4年(1992)3月9日

H 04 N 5/44

L 7037-5C

審査請求 未請求 請求項の数 1 (全 頁)

⑮ 考案の名称 映像処理回路

⑯ 実 願 平2-69791

⑰ 出 願 平2(1990)6月30日

⑱ 考 案 者 青 地 章 大阪府守口市京阪本通2丁目18番地 三洋電機株式会社内

⑲ 出 願 人 三 洋 電 機 株 式 会 社 大阪府守口市京阪本通2丁目18番地

⑳ 代 理 人 弁 理 士 藤 田 龍 太 郎

明 細 書

1 考案の名称

映像処理回路

2 実用新案登録請求の範囲

① 映像搬送波、音声搬送波を含むテレビジョンチューナの映像中間周波信号を、前置増幅器、帯域制限用の表面弾性波フィルタを介して映像中間周波増幅回路に供給し、

前記映像中間周波増幅回路により、前記フィルタの出力信号をAGC増幅して後段の検波回路に供給する映像処理回路において、

前記前置増幅器として前記映像中間周波信号が信号入力用の第1ゲートに供給されるデュアルゲートMOS型FETを設け、

前記映像中間周波増幅回路に供給されるAGC電圧を前記FETの利得制御用の第2ゲートに印加する電圧印加手段を備えた映像処理回路。

3 考案の詳細な説明

〔産業上の利用分野〕

本考案は、テレビジョン受像機、ビデオテープ

(1)

962

実開 4 - 29277

レコーダ等のテレビジョンチューナから出力された映像中間周波信号を増幅処理する映像処理回路に関する。

〔従来の技術〕

従来、テレビジョン受像機、ビデオテープレコーダ等においては、テレビジョンチューナの映像搬送波、音声搬送波を含む映像中間周波(以下VIFという)信号が、VIF処理用の集積回路(以下VIF・ICという)を用いた映像処理回路により増幅されて検波復調される。

この従来の映像処理回路につき、本願考案の1実施例を示した第1図を参照して説明する。

アンテナ(1)の選局チャンネルのテレビジョン信号は、テレビジョンチューナ(2)によりVIF信号に変換される。

このVIF信号は、前置増幅器(3)に相当する第4図の前置増幅器(3)及び帯域制限用の表面弾性波フィルタ(以下SAWフィルタという)(4)を介してVIF・IC(5)のVIF増幅回路(6)に供給され、この回路(6)により、後述の中間周波用のAGC電圧(以下IF・AGC

電圧という)の制御に基づいてAGC増幅される。

さらに、VIF増幅回路(6)のAGC増幅されたVIF信号は、VIF・IC(5)内の映像検波回路(7)に供給されて映像検波信号(ビデオ信号)が検波復調されるとともに、映像検波回路(7)からVIF・IC(5)外の音声検波回路等に供給されて音声信号が検波復調される。

また、VIF・IC(5)内にはIF・AGC電圧を形成するIF・AGC回路(8)及び高周波用のAGC電圧(以下RF・AGC電圧という)を形成するRF・AGC回路(9)が設けられている。

そして、IF・AGC回路(8)はベースに固定バイアスの一定電圧が印加されるトランジスタと映像検波回路(7)の映像検波信号がCRフィルタを介して印加されるトランジスタとの差動対増幅器を有し、この差動対増幅器により映像検波信号の同期信号のピーク値が検出される。

さらに、検出されたピーク値がVIF・IC(5)に外付されたコンデンサ(C1)、抵抗(R1)のAGCフィルタ(10)に供給され、前記ピーク値の増減に基づくコ

ンデンサ (C1) の充放電により、チューナ (2) のアンテナ入力電界強度に応じた直流の IF・AGC 電圧が形成される。

このとき、IF・AGC 電圧は前記アンテナ入力電界強度の逆に変化し、その変化特性は、入力電界強度が後述の RF・AGC のディレイポイントの値より大きいときにゆるやかに変化し、前記ディレイポイントの値より小さいときに急峻に変化する特性になる。

そして、IF・AGC 電圧は、従来、VIF・IC(5)内の VIF 増幅回路 (6) 及び RF・AGC 回路 (9) にのみ供給される。

この供給に基づき、RF・AGC 回路 (9) は IF・AGC 電圧に比例して変化し前記ディレイポイントで飽和して最大になる RF・AGC 電圧を形成する。

この RF・AGC 電圧がチューナ (2) の高周波増幅回路に供給され、受信チャンネルのテレビジョン信号にチューナ (2) 内の AGC 増幅に基づく RF・AGC が施される。

そして、前記高周波増幅回路の利得は、RF・AGC

電圧の制御により、前記アンテナ入力電界強度の低下に伴って増加し、前記ディレイポイントの電界以下のときに飽和して最大に保持され、このとき、チューナ(2)の感度は最大になる。

また、VIF増幅回路(6)はIF・AGC電圧により利得制御される2段の増幅器(6a),(6b)からなり、前記アンテナ入力電界強度が大きいときは1段目(初段)の増幅器(6a)の利得のみがゆるやかに可変され、前記ディレイポイントの電界以下になるときは両増幅器(6a),(6b)の利得が共に大きくなる。

すなわち、VIF増幅回路(6)の利得は、RF・AGCのディレイポイントに達するまでのアンテナ入力電界強度の大きいときに比較的小さく抑えられ、前記ディレイポイントに達してアンテナ入力電界強度が小さくなるときに入力電界強度に応じて大きくなる。

そして、チューナ(2)の感度調整とVIF増幅回路(6)の利得制御とにより、検波復調前のVIF信号は一定レベルに制御される。

なお、VIF増幅回路(6)は3段以上の多段の増幅器で構成されることもあり、この場合も、IF・AGC電圧に基づき、アンテナ入力電界強度が小さくなるまでは初段の増幅器の利得のみが可変制御され、小さくなった後に各段の増幅器の利得が可変制御される。

ところで、映像検波信号の S/N の程度は、通常、 S/N が30dBになるアンテナ入力電界強度($\text{dB}\mu$)で表わされる。

この電界強度($\text{dB}\mu$)は雑音制限感度と呼ばれ、この感度を向上するためチューナ(2)の雑音指数、利得の向上及びVIF・IC(5)の入力レベルの向上を図る必要がある。

なお、前述のRF・AGCのディレイポイントは、通常、55($\text{dB}\mu$)に設定される。

また、一般的な雑音制限感度は45—50($\text{dB}\mu$)になる。

そして、チューナ(2)の雑音指数、利得は高周波増幅回路の素子の特性に依存して決まり、現在ではほぼ限界に近い状態まで向上されている。

一方、VIF・IC(5)の入力レベルは、従来、SAWフィルタ(4)の前段に前置増幅器(3)を設けて向上が図られる。

この前置増幅器(3)は実開昭57-14513号公報(H03G 3/20)等に記載されているように、バイポーラトランジスタ構成の定利得増幅器からなる。

すなわち、増幅器(3)は第4図に示すように、NPN型トランジスタ(Q1)にバイアス用の抵抗(R2)、(R3)、(R4)、(R5)、結合用のコンデンサ(C2)、(C3)フィルタ用のコイル(L1)を接続して形成される。

なお、(+B)は例えば12Vの電源端子である。

そして、トランジスタ(Q1)の利得は、アンテナ入力電界強度の全域で不都合が生じないように15dB程度に設定され、この設定された一定の利得でチューナ(2)のVIF信号が増幅され、VIF・IC(5)の入力レベルの向上が図られる。

また、VIF・IC(5)の入力レベルを一層向上するため、増幅^差(3)とSAWフィルタ(4)、SAWフィルタ(4)とVIF・IC(5)の各入出力の整合もとられる。

一方、特開平1-171179号公報(H04N 5/44)

(7)

には、前置増幅器(3)の代わりに IF・AGC 電圧によって利得及び Q 値が変化する同調増幅器を SAW フィルタ(4)の前段に設け、アンテナ入力電界強度に応じて VIF・IC(5)に供給する VIF 信号のレベル及び周波数特性を可変し、前記雑音制限感度を向上することが記載されている。

〔考案が解決しようとする課題〕

前記従来はこの種映像処理回路の場合、定利得の前置増幅器(3)を設けるときは、アンテナ入力電界強度の変化に追従した VIF 信号のレベル制御が RF・AGC 電圧に基づくチューナ(2)の感度調整と IF・AGC 電圧に基づく VIF 増幅回路(6)の利得制御の組合せのみで行われるため、とくに、チューナ(2)の感度が飽和して最大に保持される弱電界以下のときの映像検波信号の S/N が劣化し、雑音制限感度の向上が図れない問題点がある。

すなわち、アンテナ入力電界強度が RF・AGC のディレイポイントより低くなる弱電界以下のときは、チューナ(2)の感度が最大に達するとともに、前置増幅器(3)の増幅度が相対的に小さいため、

VIF 信号のレベル制御が VIF 増幅回路(6)の利得制御のみで行われる。

そして、入力電界強度が小さくなる程、VIF 増幅回路(6)は利得が増大するとともに出力信号に含まれるノイズも増加する。

そして、VIF 増幅回路(6)の出力信号がそのまま映像検波回路(7)に供給されて検波復調されるため、映像検波信号の S/N が劣化して雑音制限感度が小さくならない。

一方、前置増幅器(3)の代わりに同調増幅器を設けたときは、アンテナ入力電界強度の変化に追従した VIF 信号のレベル制御が IF・AGC 電圧に基づく同調増幅器の利得、 Q 値の制御でも行われて VIF 増幅回路の利得の増大が抑えられ、しかも、同調増幅器の出力信号が SAW フィルタ(4)によりノイズを低減して VIF 増幅回路(6)に供給されるため、弱電界以下のときの映像検波信号の S/N の劣化が減少し、定利得増幅器構成の前置増幅器(3)を設けたときより雑音制限感度は向上する。

しかし、同調増幅器を設けたときは、アンテナ

入力電界強度に応じたQ値の可変により、VIF信号の高域特性が変質して周波数特性が変わるため、映像検波信号に基づく再生画質の劣化等が生じる問題点がある。

しかも、同調増幅器が第4図のトランジスタ(Q1)に相当する増幅用のトランジスタと、このトランジスタの利得を制御する可変インピーダンス素子用のFET及びQ値可変用の同調回路とで形成され、前置増幅器(3)より極めて複雑かつ高価になる問題点がある。

さらに、増幅用のトランジスタがトランジスタ(Q1)と同様のバイポーラトランジスタで形成されるため、ビート妨害が発生し易い問題点もある。

本考案は、簡単かつ安価でビート妨害の生じにくい構成により、周波数特性を変えたりすることなくアンテナ入力電界強度が小さいときの雑音制限感度を向上し、受信特性を向上するようにした映像処理回路を提供することを目的とする。

〔課題を解決するための手段〕

前記目的を達成するために、本考案の映像処理

回路においては、SAWフィルタの前段の前置増幅器としてVIF信号が信号入力用の第1ゲートに供給されるデュアルゲートMOS型FETを設け、

SAWフィルタの後段のVIF増幅回路に供給されるAGC電圧(IF・AGC電圧)を前記FETの利得制御用の第2ゲートに印加する電圧印加手段を備える。

〔作用〕

前記のように構成された本考案の映像処理回路の場合、SAWフィルタの前段にデュアルゲートMOS型FET構成の前置増幅器が設けられる。

さらに、電圧印加手段により、IF・AGC電圧が前記MOS型FETの第2ゲートに印加され、前置増幅器の利得がアンテナ入力電界強度の変化に追従して変わる。

そして、テレビジョンチューナのアンテナ入力電界強度が小さいときには、前置増幅器で十分に増幅されたVIF信号がSAWフィルタでノイズを除去してVIF増幅回路に供給されるため一定利得の前置増幅器を設けたときよりVIF増幅回路の増幅度を抑えて検波復調が行え、映像検波信号のS/N

が向上して雑音制限感度が向上する。

このとき、従来の同調増幅器を設けたときのようなQ値の可変を行わないため、周波数特性の変化がなく、再生画質の劣化等は生じない。

しかも、前置増幅器が増幅用のFETのみを設けて同調増幅器より極めて簡単かつ安価に形成されるときともに、ビート妨害も生じにくい。

〔実施例〕

1 実施例について、第1図ないし第3図を参照して説明する。

第1図において、従来の前置増幅器を設けた構成と異なる点は、SAWフィルタ(4)の前段に第4図の定利得の前置増幅器(3)の代わりに第2図の前置増幅器(3)を設けた点である。

そして、前置増幅器(3)は増幅用のデュアルゲートMOS型FET(Q2)からなり、チューナ(2)の出力信号が結合用のコンデンサ(C4)を介して信号入力用の第1ゲート(g1)に印加され、AGCフィルタ(10)のIF・AGC電圧が電圧印加手段としての結合抵抗(R6)を介して利得制御用の第2ゲート(g2)に印加され

る。

なお、第2図において、 $(R7)$ 、 $(R8)$ 、 $(R9)$ 、 $(R10)$ はバイアス用の抵抗、 $(R11)$ はフィルタ用の抵抗、 $(C5)$ 、 $(C6)$ はフィルタ用のコンデンサ、 $(C7)$ はSAWフィルタ(4)に接続される結合用のコンデンサである。

そして、第2ゲート($g2$)のIF・AGC電圧に基づき、FET($Q2$)の利得はチューナ(2)のアンテナ入力電界強度に応じて変化する。

すなわち、アンテナ入力電界強度がRF・AGCのディレーポイントより高い強、中電界の大きいときは、IF・AGC電圧のゆるやかな変化に基づき、FET($Q2$)の利得が比較的小さなほぼ一定利得になる。

一方、アンテナ入力電界強度が弱電界以下の小さいときは、IF・AGC電圧の急峻な変化に基づき、FET($Q2$)の利得が電界強度の逆に増大する。

そして、チューナ(2)のVIF信号は、FET($Q2$)を用いた簡単かつ安価な前置増幅器(3)により、周波数特性を変えたりすることなく増幅のみが施さ

れた後、SAWフィルタ(4)を介してVIF回路(6)に供給される。

このとき、FET(Q2)の利得の可変に基づき、弱電界以下のVIF信号は前置増幅器(3)で十分に増幅される。

しかも、前置増幅器(3)で発生したノイズがSAWフィルタ(4)で除去されるため、VIF回路(6)に供給されるVIF信号は、S/Nを劣化することなく十分なレベルに調整される。

そのため、弱電界以下のときに、VIF回路(6)の増幅度を前置増幅器(3)を設けた場合より抑えて映像検波回路(7)に十分なレベルのVIF信号が供給される。

そして、映像検波回路(7)に供給されるVIF信号のノイズが減少するため、映像検波信号のS/Nが向上して雑音制限感度が向上する。

なお、前置増幅器(3)、(3)それぞれを設けたときのアンテナ入力電界強度に対する検波出力のS/N特性を測定した結果、第3図の破線(前置増幅器(3)を設けたとき)、実線(前置増幅器(3)を設けた

とき)の特性曲線が得られた。

そして、FET(Q2)のバイアス構成等は実施例に限定されるものではない。

また、前記実施例ではVIF回路(6)等がVIF・IC(5)で形成された場合に適用したが、VIF回路(6)等が集積回路化されていないときにも適用できるのは勿論である。

〔考案の効果〕

本考案は、以上説明したように構成されているため、以下に記載する効果を奏する。

表面弾性波フィルタの前段に前置増幅器としてデュアルゲートMOS型FETを設けるとともに、このFETの第2ゲートに映像中間周波増幅回路に供給されるAGC電圧を印加し、前置増幅器の利得をテレビジョンチューナのアンテナ入力電界強度に応じて可変したため、電界強度の弱いときに、映像中間周波信号を表面弾性波フィルタの前段で十分に増幅するとともに、この増幅で生じたノイズを表面弾性波フィルタで除去して映像中間周波増幅回路に供給し、この増幅回路の増幅度を抑えて

後段の検波回路の入力信号の S/N を向上することができる。

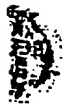
そして、前置増幅器が従来の同調増幅器より簡単かつ安価に形成され、しかも、前置増幅器により周波数特性を変えたりせず増幅のみを行うため、安価かつ簡単な構成で再生画質の劣化を防止して雑音制限感度を向上することができる。

また、前置増幅器としてバイポーラトランジスタの代わりに FET を設けるため、ビート妨害も発生しにくくなる。

したがって、簡単かつ安価でビート妨害の少ない構成により、テレビジョン受像機、ビデオテープレコーダ等の受信特性を著しく向上することができる。

4 図面の簡単な説明

第 1 図ないし第 3 図は本考案の映像処理回路の 1 実施例を示し、第 1 図はブロック図、第 2 図は第 1 図の一部の結線図、第 3 図はアンテナ入力電界強度に対する検波出力の特性図、第 4 図は従来例の一部の結線図である。

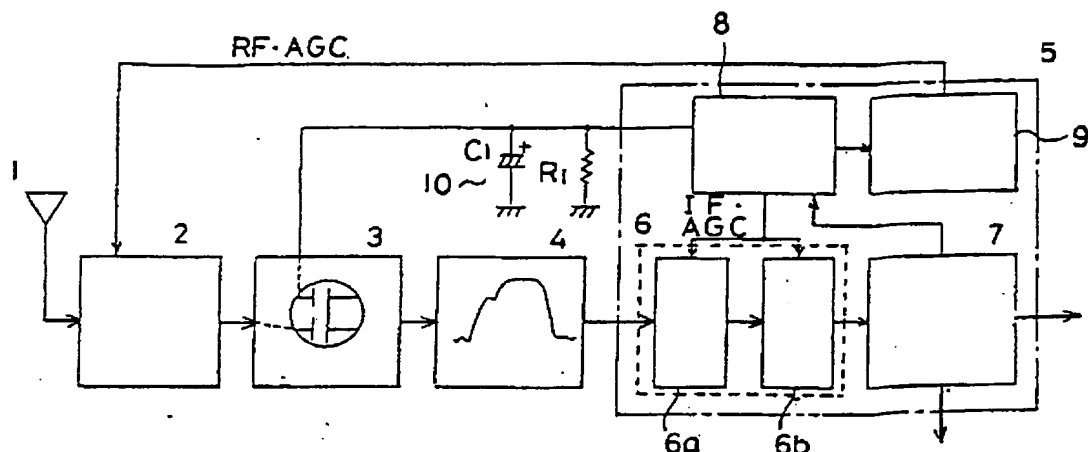


(2) … テレビジョンチューナ、(3) … 前置増幅器、
(4) … SAW フィルタ、(6) … VIF 増幅回路、(7) … 映像
検波回路、(8) … IF・AGC 回路、(9) … RF・AGC 回
路、(10) … AGC フィルタ、(Q2) … デュアルゲート
MOS 型 FET、(g1), (g2) … 第 1, 第 2 ゲート

代理人 弁理士 藤田 龍太郎



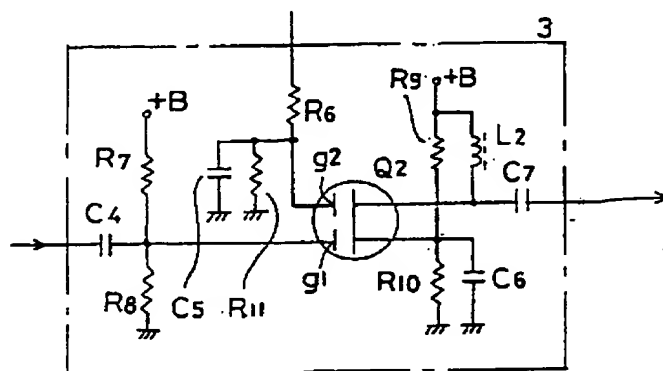
第 1 図



- 2 --- テレビジョン チューナ
3 --- 前置増幅器
4 --- SAWフィルタ
5 --- VIF・IC
6 --- VIF増幅回路

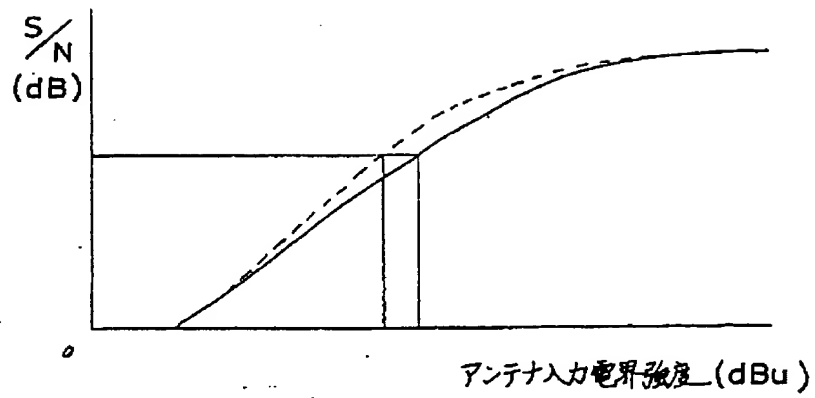
- 7 --- 映像検波回路
8 --- IF・AGC 回路
9 --- RF・AGC 回路
10 --- AGC フィルタ

第 2 図

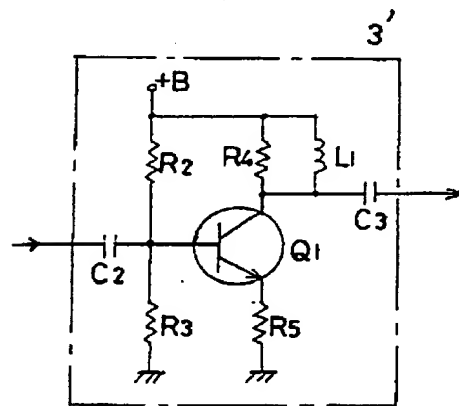


- Q2 --- デュアルゲートMOS型FET
g1 g2 --- 第1, 第2ゲート

第 3 図



第 4 図



980

代理人 弁理士 藤田 龍太郎

実開 4 - 29277